

Laboratoire/Ville : IP2I / Lyon

Lien page web : <https://www.ip2i.in2p3.fr/>

Encadrant : Claude GIRERD

Mail : c.girerd@ipnl.in2p3.fr

Tel : 04 72 43 11 05

Sujet : IA (Intelligence Artificielle), Machine learning et Deep Learning sur FPGA (Field Programmable Gate Array)

Domaines (électronique, mécanique, instrumentation...) :
Electronique et traitements du signal

Contexte (12 lignes) :

Les techniques d'Intelligence Artificielle (IA), le machine Learning ou le Deep Learning, sont couramment utilisées dans de multiples domaines. Leurs intérêts en recherche est à présent reconnu. Leur mise en œuvre requiert des moyens de calculs de plus en plus importants, faisant appel massivement aux GPUs et aux architectures HPC. L'utilisation des FPGAs reste marginale, malgré leurs grands potentiels (reprogrammabilité, adaptabilité etc.), car le développement est beaucoup plus complexe que sur des CPU ou GPUs. Ils permettraient pourtant de limiter le coût en consommation par rapport à la puissance de calcul obtenue et également de limiter la latence des réponses.

Le stage proposé se décomposera en 3 phases.

La première phase de formation permettra au stagiaire de se familiariser aux techniques de Machine Learning et de Deep Learning avec des outils purement informatiques (Python, Matlab) au travers des cours et des exercices.

La deuxième phase sera consacrée aux FPGAs et aux flots de conception associés. Cette phase permettra à l'étudiant d'acquérir le minimum de connaissances pour utiliser un FPGA au travers des exemples de circuits logiques simples.

La dernière phase consistera à étudier les modules élémentaires pour un FPGA permettant d'implémenter des solutions de Machine learning. Par exemple, l'étudiant pourra approfondir les différentes techniques pour implémenter un simple neurone dans un FPGA et de proposer des solutions pour construire un réseau complet en le comparant avec sa version logicielle.