## Diplôme Universitaire des 2 Infinis DU2I

**Laboratoire: IJCLab, Orsay (91)** 

Lien page web: <a href="https://www.ijclab.in2p3.fr/">https://www.ijclab.in2p3.fr/</a>

**Contact: Eric Wanlin** 

Mail: eric.wanlin@ijclab.in2p3.fr

Tél: 01 69 15 65 05

**Sujet** : Tests sous pointes de wafers d'ASICs, développements hardware et firmware, assemblage et tests de modules de détection (capteur Silicium LGAD + ASIC)

Domaines abordés : électronique, instrumentation

## Contexte:

Dans le cadre de l'augmentation en luminosité du LHC au CERN (Suisse), l'expérience ATLAS a approuvé la construction d'un nouveau détecteur HGTD à l'avant (High-Granularity Timing Detector). HGTD fournira une mesure du temps des traces chargées avec une résolution moyenne de 30 ps par trace.

Le capteur utilise la technologie Low Gain Avalanche Diode (LGAD) qui fournit un gain modéré permettant une bonne résolution en temps. Le capteur est lu par un ASIC dédié, connecté par un processus de bump bonding, constituant un bare module. Ce bare module est ensuite collé sur un flex module sur lequel les signaux électriques sont connectés par wire bonding. Le détecteur final contient 8032 modules.

Le laboratoire IJCLab joue un rôle majeur dans le concept et la réalisation de ce détecteur, que ce soit sur l'ASIC de lecture, la partie module où la mécanique globale et les études thermiques, ainsi que les tests en faisceaux et les études de performance avec la simulation.

Le stagiaire pourra ainsi contribuer à :

- Après initiation à l'utilisation d'une machine de tests sous pointes en salle blanche au laboratoire, tester des ASICs sur wafers 12 pouces,
- Participer aux développements des bancs de test associés (hardware et firmware),
- Participer à chaque étape d'assemblage et tests des modules en salle blanche après initiation à l'utilisation des diverses machines ou outillages spécifiques.

Le stage peut déboucher sur un contrat CDD de 3 ans pour continuer à travailler sur le même projet ATLAS HGTD au laboratoire.