

# Stage Electronique/Instrumentation

Sujet : Contribution au développement d'un banc de tests et de caractérisations/performances de circuits Asics

## Contexte :

Le laboratoire Leprince-Ringuet s'investit dans deux domaines de recherche qui s'épaulent tant du point de vue conceptuel que technique : L'astronomie gamma de très haute énergie et la physique des particules. À la frontière des technologies, ces activités se développent dans un cadre international et les installations sont situées dans diverses régions du monde.

Ces expériences sont subventionnées par l'état ou par l'Europe et les agences Nationales. Elles s'appuient sur des services techniques très performants de conception et de réalisation, notamment en Électronique et Instrumentation. Ce groupe est présent sur tout ou partie de la chaîne instrumentale, de l'intégration du capteur jusqu'au traitement et à la transmission des données.

## Le projet et son environnement :

Le ou la stagiaire sera accueilli(e) au sein du groupe électronique et instrumentation. Ce groupe possède un savoir-faire étendu dans le design de firmware FPGA, les liens séries et la conception de cartes électroniques à haute densité de composants.

Le travail s'effectuera dans un environnement de recherche international.

Le/la stagiaire sera affecté(e) à l'une des équipes projet dont l'activité est de mettre en œuvre un environnement de tests pour des circuits Asics.

## Activité principale :

Le travail proposé sera orienté en fonction des connaissances du ou de la candidat(e). Il/elle pourra mener une ou plusieurs tâches. Il ou elle participera aux tests de composants, mais aussi, développer des firmwares FPGA et softwares pour la mise en œuvre de ces plateformes électroniques.

Le banc sera constitué de :

- Un circuit intégré (ASIC) monté sur une carte électronique dédiée.



Laboratoire Leprince-Ringuet

[llr.in2p3.fr](http://llr.in2p3.fr)

LLR Ecole Polytechnique  
Route de Saclay  
F - 91128 PALAISEAU Cedex

T. (33) 1 69 33 55 00  
F. (33) 1 69 33 55 08  
UMR 7638

Sous la co-tutelle de



- Une carte d'évaluation équipée d'un FPGA pour effectuer les tests.
- Un PC qui contrôlera les cartes et instruments de mesure (oscilloscope, des multimètres, sources de polarisation capteurs,)

Un programme en C ou Python pilote les matériels utilisés, ainsi que le « slow control » et l'acquisition de données du système déployé. Ensuite, un firmware en VHDL est développé pour le FPGA qui commande l'ASIC en temps réel et récupère les résultats de la mesure. Les données sont stockées sur le PC et traitées par un software dédié. Le stage comportera plusieurs étapes :

- Prise en main du banc de test
- Maîtrise, débogage des différentes fonctions du banc
- Tests de différents circuits intégrés
- Traitement de données et interprétation des résultats

#### Connaissances requises :

- Connaissances en électronique générale
- Connaissances de l'architecture FPGA et les développements associés
- Connaissance d'un langage de programmation (C ou Python de préférence)

#### Contact

Franck Gastaldi : [gastaldi@llr.in2p3.fr](mailto:gastaldi@llr.in2p3.fr)



Laboratoire Leprince-Ringuet

[llr.in2p3.fr](http://llr.in2p3.fr)

LLR Ecole Polytechnique  
Route de Saclay  
F - 91128 PALAISEAU Cedex

T. (33) 1 69 33 55 00  
F. (33) 1 69 33 55 08  
UMR 7638

Sous la co-tutelle de

